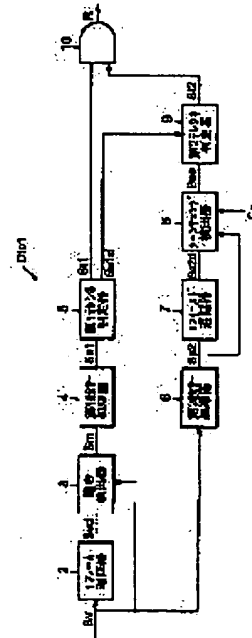


(43)Date of publication of application : 30.01.2001

Priority number : 11130912    Priority date : 12.05.1999    Priority country : JP



decision unit 9 that decides the consecutiveness of fields on the basis of the detection result Ssc of the scene change detector 8 and a result St1 to the 1st decision unit 5, and an AND circuit 10 that ANDs the outputs St1, St2 of the 1st and 2nd decision unit 5, 9.

---

## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's  
decision of rejection]

[Kind of final disposal of application  
other than the examiner's decision  
of rejection or application  
converted registration]

[Date of final disposal for  
application]

[Patent number]

[Date of registration]

[Number of appeal against  
examiner's decision of rejection]

[Date of requesting appeal against  
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-28735

(P2001-28735A)

(43) 公開日 平成13年1月30日 (2001.1.30)

(51) Int.Cl.<sup>7</sup>

H 0 4 N 7/01  
5/253

識別記号

F I

H 0 4 N 7/01  
5/253

データベース (参考)

G

審査請求 未請求 請求項の数 5 O L (全 19 頁)

(21) 出願番号 特願2000-138331 (P2000-138331)

(22) 出願日 平成12年5月11日 (2000.5.11)

(31) 優先権主張番号 特願平11-130912

(32) 優先日 平成11年5月12日 (1999.5.12)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 豊永 栄一

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 長尾 浩子

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74) 代理人 100098291

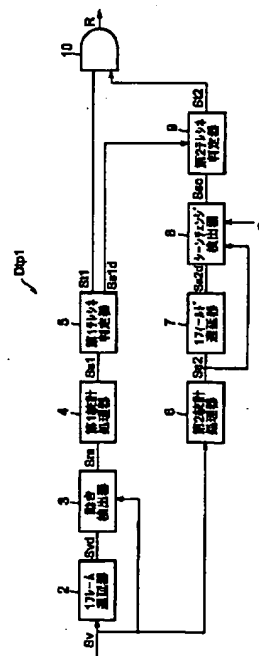
弁理士 小笠原 史朗

(54) 【発明の名称】 テレシネ映像信号検出装置

(57) 【要約】

【課題】 テレシネ映像信号 (Sv) に関し、シーンチェンジ部 (SC) を検出し、連続的にテレシネ変換されているか否かを判定するテレシネ映像信号検出装置 (Dtp) を提供する。

【解決手段】 1フィールド離れた映像信号 (Sv) 間での動きを検出する動き検出器 (3) と、その結果 (Sm) を1フィールド間累積加算する第1統計処理器 (4) と、そのフィールドがテレシネ変換された映像であるかを判定する第1テレシネ判定器 (5) と、入力信号 (Sv) の統計情報 (Ss2) を検出する第2統計処理器 (6) と、第2統計処理器 (6) の出力 (Ss2) からシーンチェンジを検出するシーンチェンジ検出器 (8) と、シーンチェンジ検出器 (8) の検出結果 (Ssc) と第1判定器 (5) の結果 (St1) からフィールドの連続性を判定する第2テレシネ判定器 (9) と、第1および第2判定器 (5, 9) の出力 (St1, St2) のAND演算を行うAND回路 (10) を備える。



## 【特許請求の範囲】

【請求項1】 2-3ブルダウン方式でインターレース信号に変換されたテレシネ映像信号において、編集などによりテレシネ信号の1部分が欠落した場合に当該欠落部分を検出し、連続的にテレシネ変換されているか否かを判定するテレシネ映像信号検出装置であって、

前記テレシネ映像信号の第1のフィールドと、当該フィールドより少なくとも1フィールド以上離れた第2のフィールドとの間での画像の動きを検出して動き検出信号を生成する動き検出手段と、

前記動き検出信号を1フィールド間累積加算して第1統計信号を生成する第1統計処理手段と、

前記第1統計信号に基づいて、前記第1のフィールドがテレシネ変換された映像であるか否かを判定して第1テレシネ判定信号を生成する第1のテレシネ判定手段と、  
前記テレシネ映像信号について1フィールド間ヒストグラム演算を行い映像の統計情報を含む第2テレシネ判定信号を生成する第2の統計処理手段と、

前記第2統計信号を少なくとも1フィールド遅延させて遅延第2統計信号を生成する1フィールド遅延手段と、  
前記第2統計信号と前記遅延第2統計信号と所定の閾値とに基づいて、前記テレシネ映像におけるシーンチェンジを検出してシーンチェンジ検出信号を生成するシーンチェンジ検出手段と、

前記シーンチェンジ検出信号と第1テレシネ判定信号に基づいて、前記第1のフィールドが連続的にテレシネ変換された映像であるか否かを判定して第2テレシネ判定信号を生成する第2の判定手段と、

前記第1テレシネ判定信号および第2テレシネ判定信号のAND演算を行うAND演算手段とを備え、当該AND演算結果に基づいて前記第1フィールドが連続的にテレシネ変換された映像であるか否かを示すことを特徴とするテレシネ映像信号検出装置。

【請求項2】 前記所定の閾値は複数であり、前記シーンチェンジ検出手段は適応的にシーンチェンジを検出することを特徴とする請求項1に記載のテレシネ映像信号検出装置。

【請求項3】 前記第2統計処理手段は複数の第2統計信号を出力し、

前記シーンチェンジ検出手段は、

個々が前記複数の第2統計信号のそれぞれに対応して、複数のシーンチェンジ検出信号を生成する複数のシーンチェンジ検出回路と、

前記複数のシーンチェンジ検出信号を入力としてOR演算を行うOR演算手段とを備え、

前記複数のシーンチェンジ検出信号のOR演算結果をもって、前記映像信号のシーンチェンジを検出することを特徴とする請求項1に記載のテレシネ映像信号検出装置。

【請求項4】 前記第1の判定手段は、前記第1統計信

号を5フィールド遅延させてタイミング信号を生成する5フィールド遅延手段を備え、

前記タイミング信号に基づいて、前記第1テレシネ判定信号および第2テレシネ判定信号の何れかを選択的に出力する選択手段を備え、前記映像信号テレシネ変換された映像であるか否かを連続的に判別することを特徴とする請求項1に記載のテレシネ映像信号検出装置。

【請求項5】 前記遅延第2統計信号をさらに2フィールド遅延させて遅延第3統計信号を生成する2フィールド遅延手段と、

前記第1テレシネ判定信号に基づいて、前記動き検出信号と前記映像信号の何れかをフィールド単位で、前記第1統計処理手段に選択的に入力させる第1スイッチ手段と、

前記第1スイッチ手段で前記第1統計処理手段への入力を切り替えながら統計処理を行うことで、当該第1統計処理手段のみで前記動き検出信号を1フィールド間累積した結果と入力信号の1フィールド間の統計処理結果を出力し、シーケンス検出手段の出力に応じて当該第1統計信号を前記第1テレシネ判定器と前記シーンチェンジ検出手段の何れに入力するかを切り替える第2スイッチ手段とをさらに備える請求項4に記載のテレシネ映像信号検出装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、カラーテレビジョン受像機のテレシネ映像信号検出装置に関し、さらに詳述すれば、編集作業等の処理により生じる不連続なテレシネ信号に対しても逐次テレシネ映像信号が検出できるテレシネ映像信号検出装置を提供することを目的とする。

【0002】

【従来の技術】近年、テレビジョンにおける映像再生手法が多様化し、高画質化への要求もますます高まりつつある。インターレース信号を順次走査で映像信号を再生する場合、24コマのフィルム映像を2-3ブルダウン方式でインターレース信号に変換されたテレシネ映像信号の入力に対して、それを検出してテレシネ変換前の映像に対応する信号を復元することは、インターレースによる画質劣化を抑え、高画質化を図るという点で重要である。

【0003】図13に、従来のテレシネ映像信号検出装置の構成を示す。テレシネ映像信号検出装置Dtcは、前置フィルタ100、1フレーム遅延回路120、動きベクトル検出回路140、比較検出回路160、多数決回路180、5フィールド遅延回路200、および判定回路220を含む。前置フィルタ100は、外部の映像信号源（図示せず）からテレシネ映像信号検出装置Dtcに入力される映像信号Sv'のノイズを除去して、映像信号Svとして出力する。1フレーム遅延回路120

10

20

30

40

50

は、前置フィルタ100から出力された映像信号Svを1フレーム(2フィールド)分だけ遅延させて、遅延映像信号Svdを出力する。

【0004】動きベクトル検出回路140は、1フレーム遅延回路120から出力される遅延映像信号Svdと現在の映像信号Svとを比較して、それぞれのフィールド間での映像の動きを検出して、動きベクトルSmを複数個出力する。比較検出回路160は、動きベクトル検出回路140から出力された複数の動きベクトルSmを基準値( $\alpha$ 、 $\beta$ )と比較する。そして、比較検出回路160は動きベクトルSmの内、基準値( $\alpha$ 、 $\beta$ )より小さなものを小動きベクトルSm<sub>s</sub>として出力する。多数決回路180は、比較検出回路160から出力されてくる小動きベクトルSm<sub>s</sub>の度数分布をとり、同じ大きさの小動きベクトルSm<sub>s</sub>を検出して検出結果を、5フィールド遅延回路200および判定回路220に供給する。

【0005】判定回路220は、基準値( $\alpha$ 、 $\beta$ )以下の同じ値の小動きベクトルSm<sub>s</sub>を計数してその個数が所定値 $\gamma$ 以上となるフィールドが5フィールド毎に現れる場合に、その映像信号をテレシネ映像信号と判定する判定信号SFを生成する。

【0006】以上のように構成された従来のテレシネ映像信号検出装置Dtcにおいては、1フレーム(2フィールド)間で同じ値の動きベクトルが所定値以上となるフィールドに注目し、そのフィールドが5フィールド毎に現れる時にテレシネ映像信号と判定する。この判定の考え方については、後ほど図14を参照して更に説明する。

【0007】図14、図15、および図16を参照して、テレシネ映像信号検出装置Dtcの判定回路220における判定動作について詳しく説明する。図14に判定回路220において観察される各種信号を示す。先ず、図14において、最上段に示すCc1~Cc22は、テレシネ映像信号検出装置Dtcにおける制御サイクルを表す。なお、本例において制御サイクルCc1~Cc22のそれぞれは、映像信号Svのフィールド期間に相当する。映像信号Svは、フィールド期間毎にフィールドデータA1、A2、B1、B2、B1、C2、C1、D2、D1、D2、E1、E2、F1、F2、F1、G2、G1、H2、H1、J2、K1、L2、...の順番で入力される。

【0008】フィールドデータは、それぞれアルファベットに数字の接尾辞を付して生成される識別子によって識別される。アルファベットはデータが生成された元の画像を示し、そして接尾辞の数字は同一の画像から作られた何枚目のフィールドデータであるかを示している。つまり、上述の映像信号Svの場合、アルファベットA、B、C、D、E、F、G、H、J、K、Lがそれぞれ独立した画像のフィールドデータである。そして、同

一アルファベットに異なる接尾辞(1および2)を付して表されているフィールドデータは、上述の如く本来同一のフィルム画像から生成されており、当然フィールド間で画像の動きが非常に小さい。また、識別子が同一のフィールドデータは、当然同一画像である。このように、同一アルファベットで異なる接尾辞を有する識別子で表されるフィールドデータを同源フィールドデータと呼ぶ。

【0009】この観点から、映像信号Svを観てみると、制御サイクルCc1およびCc2には、同一の画像から生成された同源フィールドデータA1およびA2が配されている。そして、後続の制御サイクルCc3およびCc5に同一のフィールドデータB1が配置され、その間の制御サイクルCc4にフィールドデータB1と同一画像から生成されたフィールドデータB2が配置されている。

【0010】同様に、制御サイクルCc6およびCc7に同源フィールドデータC1およびC2が、制御サイクルCc8およびCc9に同源フィールドデータD2およびD1が、そして制御サイクルCc10にフィールドデータD2と同一(フィールドデータD1と同源)フィールドデータD2が配されている。このように、連続する5フィールド単位で(繰り返して)、2つの同源フィールドデータと3つの同源フィールドデータ(その内、両端の2つは同一フィールドデータ)を配して、それぞれフレームレートの異なるフィルム映像データをテレビ用映像データに変換する様式が2-3ブルダウン方式と呼ばれるものである。上述の連続する5フィールドをテレシネ映像単位Tuと呼ぶ。

【0011】この場合、映像信号Svは、制御サイクルCc1~Cc19の間はテレシネ映像Vntであり、制御サイクルCc20~Cc22の間は非テレシネ映像Vntである。制御サイクルCc1~Cc5にテレシネ映像単位Tu1、制御サイクルCc6~Cc10にテレシネ映像単位Tu2、制御サイクルCc11~Cc15にテレシネ映像単位Tu3、そして制御サイクルCc16~Cc19にテレシネ映像単位Tu4が構成されている。なお、テレシネ映像単位Tu4は5フィールドでなく4フィールドで構成されている。つまり、制御サイクルCc20には、テレシネ映像単位Tu4の一部(最終端)に配置されるべき1フレーム(2フィールド)前のフィールドデータと同一のフィールドデータH2の代わりに、異なる画像フィールドデータJ2が配置されている。つまり、図14においては、テレシネ映像Vntが不完全な状態(テレシネ映像単位Tuが4フィールド)で、非テレシネ映像Vntに切り替わっている例を示している。

【0012】テレシネ映像Vnは、24フレーム/秒の映画画像を2-3ブルダウン方式で、30フレーム(60フィールド)のインターレースのテレビ映像に変換されたものである。非テレシネ映像Vntとは、30フレ

ーム(60フィールド)/秒のインターレース方式画像や、60フレーム/秒のプログレッシブ方式のテレビ映像である。実際の放送においても、このようなテレシネ映像V<sub>t</sub>と非テレシネ映像V<sub>nt</sub>が混在されて配信される。それゆえ、特にテレシネ映像V<sub>t</sub>と非テレシネ映像V<sub>nt</sub>の切り替わる際に特別な処理が必要である。

【0013】判定回路220は、上述の映像信号S<sub>v</sub>の入力に対して、映像信号S<sub>v</sub>の内容を判定して、内部変数IP<sub>mode</sub>およびMode<sub>f</sub>を生成する。判定回路220は、さらに、これらの内部変数に基づいて映像信号S<sub>v</sub>の内容に応じて出力する映像信号S<sub>i</sub>の構成を指示する出力フラグFを生成する。なお、この出力フラグFは、上述の判定信号SFに相当する。具体的に述べると、映像信号S<sub>v</sub>のフィールドがテレシネ映像であると判断される場合はIP<sub>mode</sub>=Filmが出力され、そうでないと判断される場合にはIP<sub>mode</sub>=IPが出力されて映像の種類を示す。なお、連続する2つのテレシネ映像単位Tu内で、現在のフィールドデータが2つ前(2制御サイクル前)のフィールドデータと同一であると2回判定された時点で、映像信号S<sub>v</sub>は

テレシネ映像であると判断してIP<sub>mode</sub>=Filmが出力され、それ以外はIP<sub>mode</sub>=IPが出力される。このようにテレシネ映像V<sub>t</sub>の判定は、必然的に映像信号S<sub>v</sub>の実際の内容の変化に対して少なくとも2制御サイクル遅れる。

【0014】また、一旦、映像信号S<sub>v</sub>のフィールドがテレシネ映像になったと判断された場合は、判定された時点のフィールドに続く5つのフィールドでテレシネ映像単位Tuが構成されると見なす。このように見なされたテレシネ映像単位Tuに続く、3つ目のフィールドが2つ後のフィールドと同一でないと判定された時点で、このフィールドは非テレシネ映像V<sub>nt</sub>であると判断されて、IP<sub>mode</sub>=IPが出力される。非テレシネ映像V<sub>nt</sub>の判定は、必然的に映像信号S<sub>v</sub>の実際の内容の変化に対して少なくとも2制御サイクル遅れる。つまり、IP<sub>mode</sub>の値と、映像信号S<sub>v</sub>の内容は完全に一致しているのではない。

【0015】Mode<sub>f</sub>は、映像信号S<sub>v</sub>のフィールドがテレシネ映像である可能性が認められる場合に、テレシネ映像単位Tu内の5フィールド毎に繰り返すテレシネパターンの何番目のフィールドであるかを0から4の数字で示す。出力フラグFは、IP<sub>mode</sub>およびMode<sub>f</sub>の値に基づいて、0または1の数字を出力して映像信号S<sub>i</sub>の構成方法を示す。つまり、出力フラグFが0の場合は、入力されている映像信号S<sub>v</sub>は非テレシネ映像V<sub>nt</sub>であると見なして、映像信号S<sub>i</sub>を構成することを指示する。出力フラグFが1の場合は、入力されている映像信号S<sub>v</sub>がテレシネ映像V<sub>t</sub>であると見て映像信号S<sub>i</sub>を構成することを指示する。

【0016】以下に、上述のテレシネ映像信号検出装置

Dtcの動作について、制御サイクル毎に具体的に説明する。

(Cc1~Cc5:テレシネ映像単位Tu1) 先ず、制御サイクルCc1およびCc5においては、映像信号S<sub>v</sub>はテレシネ映像V<sub>t</sub>であり、テレシネ映像単位Tu1を構成している。同一のフィールドデータB1が制御サイクルCc3およびCc5に配置されている。しかしながら、判定回路220の動作開始直後であるので、上述のテレシネ映像V<sub>t</sub>の判定条件である「連続する2つのテレシネ映像単位Tu内で、現在のフィールドデータが2つ前(2制御サイクル前)のフィールドデータと同一であると2回判定された時点で、映像信号S<sub>v</sub>はテレシネ映像である」を満たさないで、一制御サイクル毎に、IP<sub>mode</sub>=IPが出力される。

【0017】よって、Mode<sub>f</sub>=0および出力フラグF=0となる。制御サイクルCc1においては、映像信号S<sub>i</sub>は生成されない。一方、制御サイクルCc2において、制御サイクルCc1に入力されたフィールドデータA1と、それを1フィールド(制御サイクル)分だけ遅延させた遅延フィールドデータA1'とで1フレーム分の映像信号S<sub>i</sub>を生成するように指示する。同様に、制御サイクルCc3~Cc5における映像信号S<sub>i</sub>はそれぞれ、フィールドデータA2(Cc2)とその遅延フィールドデータA2'、フィールドデータB1(Cc3)とその遅延フィールドデータB1'、フィールドデータB2(Cc4)とその遅延フィールドデータB2'、フィールドデータB1(Cc5)とその遅延フィールドデータB1'から構成される映像信号S<sub>i</sub>が、それぞれ1フィールド(制御サイクル)分だけ遅れて制御サイクルCc4、Cc5、およびCc6に出力される。

【0018】(Cc6~Cc10:テレシネ映像単位Tu2) 制御サイクルCc6およびCc9においては、引き続き映像信号S<sub>v</sub>がテレシネ映像V<sub>t</sub>であると判定する条件が満たされないで、制御サイクルCc6~Cc9に渡って、映像信号S<sub>v</sub>はテレシネ映像V<sub>t</sub>であるにも拘わらず、IP<sub>mode</sub>=IPが出力される。一方、先行するテレシネ映像単位Tu1の制御サイクルCc5におけるフィールドデータB1は、その2フィールド前(1制御サイクルCc3)と同一であるので、テレシネ映像単位Tu2はテレシネ映像V<sub>t</sub>である可能性が認められるので、Mode<sub>f</sub>=1(Cc6)、2(Cc7)、3(Cc8)、および4(Cc9)が出力される。

【0019】そして、制御サイクルCc10におけるフィールドデータD2は、2フィールド前(Cc8)のフィールドデータと同一であり、かつ「連続する2つのテレシネ映像単位Tu内で、現在のフィールドデータが2つ前(2制御サイクル前)のフィールドデータと同一であると2回判定された時点で、映像信号S<sub>v</sub>はテレシネ映像である」を満たされるので、IP<sub>mode</sub>=Fi

1mが出力される。結果、制御サイクルCc10において、Mode\_\_f=0および出力フラグF=1が出力される。

【0020】結果、制御サイクルCc6~Cc9においては、フィールドデータC2 (Cc6)とその遅延フィールドデータC2'、フィールドデータC1 (Cc7)とその遅延フィールドデータC1'、フィールドデータD2 (Cc8)とその遅延フィールドデータD2'、およびフィールドデータD1 (Cc9)およびその遅延フィールドデータD1'から構成される映像信号Siが、

それぞれ制御サイクルCc7~Cc10に出力される。【0021】ただし、制御サイクルCc10においては、IP\_\_mode=FilmおよびMode\_\_f=0であるので、出力フラグF=1が出力される。結果、同

源フィールドデータD2およびD1で構成される映像信号Siが制御サイクルCc11に出力される。【0022】(Cc11~Cc15: テレシネ映像単位Tu3) 制御サイクルCc11~Cc15においては、映像信号Svは引き続きテレシネ映像Vtであるので、IP\_\_mode=Filmが出力され、Mode\_\_fは1 (Cc11)、2 (Cc12)、3 (Cc13)、4 (Cc14)、および0 (Cc15) が出力される。結果、出力フラグF=1が出力され続ける。

【0023】出力フラグF=1に基づいて、先行するテレシネ映像単位Tu2と同様に、本テレシネ映像単位Tu3中は、現制御サイクルのフィールドデータと、1制御サイクル前のフィールドデータから、1制御サイクル後のフレーム(Si)が構成されて出力される。

【0024】(Cc16~Cc19: テレシネ映像単位Tu4) 制御サイクルCc16~Cc18においては、映像信号Svは引き続きテレシネ映像Vtであるので、IP\_\_mode=Filmが出力され、Mode\_\_fは1 (Cc16)、2 (Cc17)、3 (Cc18)、および4 (Cc19) が出力される。結果、出力フラグF=1が出力され続ける。そして、出力フラグF=1に基づいて、先行するテレシネ映像単位におけるのと同様に現制御サイクルのフィールドデータと、1制御サイクル前のフィールドデータから、1制御サイクル後のフレーム(Si)が構成されて出力される。なお、上述のようにテレシネ映像単位Tu4は、5フィールドではなく4フィールドと途中で切れている。

【0025】(Cc20~Cc22: 非テレシネ映像Vnt) 本来ならば、先行するテレシネ映像単位Tu4の5番目のフィールドに相当する制御サイクルCc20においては、2つ前のフィールドデータH2と無関係なフィールドデータJ2が配されてテレシネ映像単位Tu4が中断されている。よって、制御サイクルCc20~Cc22の間は、IP\_\_mode=IP、Mode\_\_f=0、および出力フラグF=0が出力される。結果、制御サイクルCc1~Cc5におけるのと同様に、入力フィ

ールドデータJ2 (Cc20)とその遅延フィールドデータJ2'、入力フィールドデータK1 (Cc21)とその遅延フィールドデータK1'、および入力フィールドデータL2 (Cc22)とその遅延フィールドデータL2'とで映像信号Siが生成される。

【0026】次に、図15に示すフローチャートを参照して、図14に示した場合の判定回路220の動作についてさらに詳しく説明する。テレシネ映像信号検出装置Dtcに通電されて、その動作が開始されると、先ず判定回路220において、IP\_\_mode、Mode\_\_f、出力フラグF、およびCounterの値はそれぞれの初期値に、つまりIP\_\_mode=IP、Mode\_\_f=0、出力フラグF=0、およびテレシネ映像単位カウンタCounter=0にセットされる。上述の如く、Mode\_\_fは0 (映像信号Svはテレシネ映像でない) に初期セットされているので、ステップS202においてYesと判断されて、処理は次のステップS204に進む。なお、テレシネ映像単位カウンタCounterは現フィールドが、連続するテレシネ映像Vtにおいて何番目のテレシネ映像単位Tuに含まれるかを数字で示す。

【0027】先ず、ステップS202において、Mode\_\_f=0であるか否かが判断される。Yes、つまり映像信号Svは非テレシネ映像Vntであると判断される場合は、処理はステップS204に進む。

【0028】ステップS204において、動画面数Npが第一の閾値Athより小さいか否かが判断される。Yesの場合は、フィールド間の映像の動きがない、つまりテレシネ映像であると判断されて、処理はステップS212に進む。

【0029】ステップS212において、テレシネ映像単位カウンタCounterが1だけインクリメントされる。そして、処理は次のステップS214に進む。

【0030】ステップS214において、Counterの値が第2の閾値Bthより大きいかが判断される。なお、第2の閾値Bthは、図14で示した例においては1である。Yes、つまり映像信号Svがテレシネ映像Vtであると判断される場合は、処理はステップS216に進む。

【0031】ステップS216において、IP\_\_mode=Filmが出力される。そして、処理は次のステップS218に進む。

【0032】一方、ステップS214においてNo、つまり映像信号Svが非テレシネ映像Vntであると判断される場合には、処理はステップS216をスキップして、ステップS218に進む。

【0033】さらに、上述のステップS202においてNo、つまり映像信号Svはテレシネ映像Vtであると判断される場合には、処理はステップS218に進む。

【0034】ステップS218においては、Mode\_\_

10

20

30

40

50

fが1だけインクリメントされる。そして、処理は次のステップS220に進む。

【0035】ステップS220において、Mode\_\_fを5で割った場合の余りを求める。この結果、Mode\_\_fの値が5以上になるような場合においても、常に4以下の数に調整される。これは、テレシネ映像は5フィールド単位で固定されたパターン（テレシネ映像単位Tu）で映像が形成されるので、現在の映像信号Svがその5フィールド単位（テレシネ映像単位Tu）の何番目であるか識別する処理である。なお、この場合、Mode\_\_f=1が得られる。そして、処理は次のステップS222に進む。

【0036】一方、上述のステップS204においてNo、つまりフィールド間の映像の動きがある非テレシネ映像Vntであると判断される場合、処理はステップS206に進む。

【0037】ステップS206において、テレシネ映像単位カウンタCounterは0にセットされる。そして、処理は次のステップS208に進む。

【0038】ステップS208において、IP\_\_mode=IPが出力される。そして、処理は次のステップS210に進む。

【0039】ステップS210において、Mode\_\_f=0が出力される。そして、処理はステップS222に進む。

【0040】ステップS222においては、ステップS220あるいはステップS210の処理を経た後に、IP\_\_mode=Filmであるか否かが判断される。ステップS220の処理後であれば、ステップS216でIP\_\_mode=Filmにセットされているので、当然Yesと判断されて処理はステップS226に進む。一方、ステップS210の処理後であれば、ステップS208でIP\_\_mode=IPとセットされているので、当然Noと判断されて処理はステップS224に進む。

【0041】ステップS224においては、出力フラグFの値が0にセットされる。そして、非テレシネ映像に対応するフレーム構成を有する映像信号Siが指示される。そして、処理はステップS202に戻って、上述の処理を繰り返す。

【0042】一方、ステップS226においては、出力フラグFの値が1にセットされる。そして、テレシネ映像に対応するフレーム構成を有する映像信号Siが指示される。そして、処理はステップS202に戻って、上述の処理を繰り返す。

【0043】次に、図16を参照して、図15に示したフローチャートに基づいて、図13に示す判定回路220の制御サイクル毎の動作について、詳しく説明する。なお、図16は、図15のフローチャートの各ステップにおけるパラメータの値を示している。

【0044】上述のように、判定回路220の動作開始時に、判定回路220内のパラメータは初期値(IP\_\_mode=IP、Mode\_\_f=0、出力フラグF=0、およびテレシネ映像単位カウンタCounter=0)にセットされている。よって、制御サイクルCc1においては、テレシネ映像VtのフィールドデータA1が入力されて処理対象となる。しかしながら、動作開始直後であるので、ステップS202でYes、ステップS204でNo（動き比較対象となるフィールドデータがないため）、ステップS206でCounter=0、ステップS208でIP\_\_mode=IP、ステップS210でMode\_\_f=0、ステップS222でNo、そしてステップS224でF=0となる。

【0045】制御サイクルCc2～Cc4においては、それぞれテレシネ映像VtのフィールドデータA2（Cc2）、B1（Cc3）、およびB2（Cc4）が入力されて、上述の制御サイクルCc1における処理と同じ内容の処理が行われる。ただし、ステップS204における比較対象は、フィールドデータA1とデータB1（Cc3）、およびフィールドデータA2とB2（Cc4）である。

【0046】制御サイクルCc5においては、テレシネ映像VtのフィールドデータB1が入力されて処理対象となる。結果、ステップS202でYes、ステップS204でYes（フィールドデータB1とB1が動き比較対象）、ステップS212でCounter=1、S214でNo、ステップS218およびS220でMode\_\_f=1、ステップS222でNo、そしてS224でF=0となる。

【0047】制御サイクルCc6においては、引き続きテレシネ映像VtのフィールドデータC2が入力されて処理対象になる。結果、ステップS202でNo、ステップS218およびS220でMode\_\_f=2、ステップS222でNo、そしてS224でF=0となる。

【0048】制御サイクルCc7～Cc9においては、引き続きテレシネ映像VtのフィールドデータC1、D2、およびD1が入力されて処理対象になる。結果、制御サイクルCc6におけるのと同様に、ステップS202、S218、S220、S222、そしてS224の処理を経る。ただし、制御サイクルが進むにつれて、ステップS220におけるMode\_\_fの値は3、4、0と変化する。なお、ステップS224における出力フラグFの値は0である。

【0049】制御サイクルCc10においては、2フィールド前（Cc8）のフィールドデータと同一フィールドデータD2が入力される。結果、制御サイクルCc5に引き続いて、同一フィールドデータが検出されて、上述の「連続する2つのテレシネ映像単位Tu内で、現在のフィールドデータが2つ前（2制御サイクル前）のフィールドデータと同一であると2回判定された時点で、



映像信号Svはテレシネ映像である」の条件が満たされる。よって、ステップS202でYes、ステップS204でYes、ステップS212でCounter=2、ステップS214でYes、ステップS216でIP\_mode=Filmにセットされ、ステップS218およびステップS220を経てMode\_f=1、ステップS222でYes、そしてステップS226で出力フラグF=1にセットされる。

【0050】以降、制御サイクルCc11~Cc19においては、ステップS202でNo、ステップS218およびステップS220を経て、ステップS222でYes、そしてステップS226で出力フラグF=1が出力される。なお、この間ステップS220において、一制御サイクル毎にMode\_fの値として、2(Cc11、Cc16)、3(Cc12、Cc17)、4(Cc13、Cc18)、0(Cc14、Cc19)が出力される。また、制御サイクルCc15において、テレシネ映像単位カウンタCounterの値はステップS212において3にインクリメントされる。

【0051】制御サイクルCc20~Cc22における処理は、上述制御サイクルCc3における処理と同様である。このようにして、非テレシネ映像Vntとテレシネ映像Vtが混在する映像信号Svに対して、正しいフレーム構成を有する映像信号Siを生成することができる。

【0052】

【発明が解決しようとする課題】しかしながら上記のような構成では、1フレーム間で同じ値の動きベクトルが所定値以上とならないフィールドについては、テレシネ映像信号であるか否か判定することができないため、特に編集などによりテレシネ信号の一部分が欠落した場合にその部分を検出することができず、テレシネ映像単位Tuに相当すると見なされる最大4フィールド間はテレシネ信号であると誤検出が起り得る。

【0053】図17を参照して、上述の問題について具体的に説明する。図17は図14に示したのと同様に、最上段に示すCc61~Cc71は、テレシネ映像信号検出装置Dt cにおける制御サイクルを表す。映像信号Svは、フィールド期間毎に、フィールドデータE2、F1、F2、F1、G2、G1、H2、I1、J2、K1、およびL2の順番で入力される。この場合、映像信号Svは、制御サイクルCc61~Cc67の間はテレシネ映像Vtであり、制御サイクルCc68~Cc71の間はテレシネ映像Vtである。

【0054】なお、制御サイクルCc61~Cc71においては、制御サイクルCc68を除いて、図14における制御サイクルCc12~Cc22における同じフィールドデータが入力されている。ただし、制御サイクルCc68においては編集作業の結果、1つ前のフィールドデータH1と同源フィールドデータH2ではなく、

異なる画像のフィールドデータI1が入力されている。なお、図示されていないが、制御サイクルCc61より前の制御サイクルにはテレシネ映像Vtが入力されている。

【0055】つまり、制御サイクルCc60~Cc64は完全なテレシネ映像単位Tux(xは任意の整数)である。先行する制御サイクルから制御サイクルCc64までは、上述の「連続する2つのテレシネ映像単位Tu内で、現在のフィールドデータが2つ前(2制御サイクル前)のフィールドデータと同一であると2回判定された時点で、映像信号Svはテレシネ映像である」の条件が満たされる。それゆえ、制御サイクルCc65において、テレシネ映像単位Tuxに続くテレシネ映像単位Tux+1が開始しているものと見なし、連続する制御サイクルCc65、Cc66、Cc67、およびCc68において、上述の制御サイクルCc16~Cc18と同様に、IP\_mode=Film、Mode\_fとして1、2、3、および4が、出力フラグF=1が出力される。

【0056】よって、制御サイクルCc68においては、出力フラグF=1であるために、本来同源フィールドデータであるH1とH2で構成されるべきところを、テレシネフィールドデータH2と異なる画像フィールドデータI1で構成される映像信号Siが制御サイクルCc69に出力される。結果、このような異なる画像フィールドで構成されたフレーム画像は不完全かつ著しく醜いものになる。なお、制御サイクルCc68において、映像信号Siは非テレシネ映像Vntに変わっているの、本来ならば、制御サイクルCc69においては、映像信号SiはフィールドデータI1とその遅延フィールドデータI1'で構成されるべきである。

【0057】なお、制御サイクルCc69およびCc71においては、上述の制御サイクルCc20およびCc22における同様に、IP\_mode=IP、Mode\_f=0、そして出力フラグF=0が出力されて、映像信号Siが正しく構成される。上述のように、従来のテレシネ映像信号検出装置Dt cにおいては、2-3ブルダウン変換されたテレシネ映像信号Svにおいて、連続する5つフィールドデータの第3番目と第5番目のフィールドデータが同一であるか否かによって、現フィールドデータがテレシネ映像信号であるか否かを判断している。

【0058】よって、基本的に、テレシネ映像信号Svがテレシネ映像単位Tuが不完全、つまり連続5フィールドに満たない途中で、非テレシネ映像Vntに変わるような状態で入力されると、現フィールドデータがテレシネ映像Vtか非テレシネ映像Vntかを正しく判断できない。

【0059】よって、図14に示すように、テレシネ映像単位Tuの第5番目のフィールドが欠落している場合

には、2-3ブルダウン方式においては、第3番目と第4番目のフィールドデータは同源フィールドデータであるため、そのままテレシネ映像におけるフレーム生成をしても画像に乱れを生じさせる問題は無い。

【0060】しかしながら、図17に示すように、テレシネ映像単位Tuの第4番目以降のフィールドデータが欠落している場合、テレシネ映像単位Tuの第3番目の後（つまり第4番目の位置）に、異なる画像のフィールドデータが配置される。そのため、異なる画像フィールドでフレーム構成された乱れた画像の映像信号Siが出力されるという誤動作を招いてしまう。

【0061】本発明は上記問題に鑑み、編集作業等の処理により生じる不連続なテレシネ信号に対しても逐次テレシネ映像信号検出ができるテレシネ映像信号検出装置を提供することを目的とする。

【0062】

【課題を解決するための手段および発明の効果】上記課題を解決するために、第1の発明は、2-3ブルダウン方式でインターレース信号に変換されたテレシネ映像信号において、編集などによりテレシネ信号の1部分が欠落した場合に欠落部分を検出し、連続的にテレシネ変換されているかを判定するテレシネ映像信号検出装置であって、テレシネ映像信号の第1のフィールドと、フィールドより少なくとも1フィールド以上離れた第2のフィールドとの間での画像の動きを検出して動き検出信号を生成する動き検出器と、動き検出信号を1フィールド間累積加算して第1統計信号を生成する第1統計処理器と、第1統計信号に基づいて、第1のフィールドがテレシネ変換された映像であるか否かを判定して第1テレシネ判定信号を生成する第1のテレシネ判定器と、テレシネ映像信号について1フィールド間ヒストグラム演算を行い映像の統計情報を含む第2テレシネ判定信号を生成する第2の統計処理器と、第2統計信号を少なくとも1フィールド遅延させて遅延第2統計信号を生成する1フィールド遅延器と、第2統計信号と遅延第2統計信号と所定の閾値とに基づいて、テレシネ映像におけるシーンチェンジを検出してシーンチェンジ検出信号を生成するシーンチェンジ検出器と、シーンチェンジ検出信号と第1テレシネ判定信号に基づいて、第1のフィールドが連続的にテレシネ変換された映像であるか否かを判定して第2テレシネ判定信号を生成する第2の判定器と、第1テレシネ判定信号および第2テレシネ判定信号のAND演算を行うAND演算器とを備え、AND演算結果に基づいて第1フィールドが連続的にテレシネ変換された映像であるか否かを示すことを特徴とするテレシネ映像信号検出装置。

【0063】上述のように、第1の発明においては、前記2つのテレシネ判定器のANDをとることにより連続的にテレシネ変換された映像であると判別できる。結果、編集などによりテレシネ信号の1部分が欠落した場

合にその部分を検出し、連続的にテレシネ変換されているか否かを判定することができる。

【0064】第2の発明は、第1の発明において、所定の閾値は複数であり、シーンチェンジ検出器は適応的にシーンチェンジを検出することを特徴とする。

【0065】第3の発明は、第1の発明において、第2統計処理器は複数の第2統計信号を出力し、シーンチェンジ検出器は、個々が複数の第2統計信号のそれぞれに対応して、複数のシーンチェンジ検出信号を生成する複数のシーンチェンジ検出回路と、複数のシーンチェンジ検出信号を入力としてOR演算を行うOR演算器とを備え、複数のシーンチェンジ検出信号のOR演算結果をもって、映像信号のシーンチェンジを検出することを特徴とする。

【0066】第4の発明は、第1の発明において、第1の判定器は、第1統計信号を5フィールド遅延させてタイミング信号を生成する5フィールド遅延器を備え、タイミング信号に基づいて、第1テレシネ判定信号および第2テレシネ判定信号の何れかを選択的に出力する選択器を備え、映像信号テレシネ変換された映像であるか否かを連続的に判別することを特徴とする。

【0067】第5の発明は、第4の発明において、遅延第2統計信号をさらに2フィールド遅延させて遅延第3統計信号を生成する2フィールド遅延器と、第1テレシネ判定信号に基づいて、動き検出信号と映像信号の何れかをフィールド単位で、第1統計処理器に選択的に入力させる第1スイッチと、第1スイッチで第1統計処理器への入力を切り替えながら統計処理を行うことで、第1統計処理器のみで動き検出信号を1フィールド間累積した結果と入力信号の1フィールド間の統計処理結果を出力し、シーケンス検出器の出力に応じて第1統計信号を第1テレシネ判定器とシーンチェンジ検出器の何れに入力するかを切り替える第2スイッチとをさらに備える。

【0068】

【発明の実施の形態】（第1の実施の形態）以下に、図1、図2、図3、図4、図5、図6、および図7を参照して本発明の第1の実施形態にかかるテレシネ映像信号検出装置について説明する。図1に示すように、本例にかかるテレシネ映像信号検出装置Dtp1は、1フレーム遅延器2、動き検出器3、第1統計処理器4、第1テレシネ判定器5、第2統計処理器6、1フィールド遅延器7、シーンチェンジ検出器8、第2テレシネ判定器9、およびAND回路10を含む。

【0069】1フレーム遅延器2は入力された映像信号Svを1フレーム遅延させて、遅延映像信号Svdを生成する。

【0070】動き検出器3は、1フレーム遅延器2から出力される遅延映像信号Svdと映像信号Svに基づいて、両映像信号間の間に動きが有ったか否かを検出して、動き検出信号Smを生成する。

【0071】第1統計処理器4は、動き検出器3から出力される動き検出信号Smを1フィールド間累積加算して第1統計信号Ss1を生成する。

【0072】第1テレシネ判定器5は、第1統計処理器4から出力される第1統計信号Ss1に基づいて、映像信号Svのそのフィールドがテレシネ変換された映像であるか否かを判定して、第1のテレシネ判定信号St1と生成するとともに、第2テレシネ判定器9のタイミング信号Ss1dを生成する。

【0073】第2統計処理器6は映像信号Svを1フィールド間蓄積してヒストグラム演算を行い第2統計信号Ss2を生成する。

【0074】1フィールド遅延器7は、第2統計処理器6から出力される第2統計信号Ss2を1フィールド遅延させて遅延第2統計信号Ss2dを生成する。

【0075】シーンチェンジ検出器8は第2統計処理器6から出力される第2統計信号Ss2と1フィールド遅延器7から出力される遅延第2統計信号Ss2dに基づいて、所定の閾値Cxを用いて映像信号Svがシーンチェンジしている時にシーンチェンジ検出信号Sscを生成する。なお、シーンチェンジとは、映像信号Svがテレシネ映像Vtの場合は、連続する2つのフィールドデータが同源である状態を言う。また、フィールドデータがテレシネ映像Vtから非テレシネ映像Vntに切り替わる場合を言う。

【0076】第2テレシネ判定器9は、シーンチェンジ検出器8から出力されるシーンチェンジ検出信号Sscと、第1テレシネ判定器5から出力されるタイミング信号Ss1dとに基づいて、映像信号Svのフィールドがテレシネ変換された映像であるか否かを判定して第2テレシネ判定信号St2を生成する。

【0077】AND回路10は第1テレシネ判定器5から出力される第1テレシネ判定信号St1と、第2テレシネ判定器9から出力される第2テレシネ判定信号St2とのAND演算を行い演算結果Rを出力する。

【0078】次に図2を参照して、第1テレシネ判定器5の構成について説明する。なお、第1テレシネ判定器5は、図13に示したテレシネ映像信号検出装置Dtcにおける5フィールド遅延回路200および判定回路220が果たしているのと同様の動作を行う。つまり、テレシネ映像信号は1フレーム遅延信号との間で5フィールド毎に同一の信号が送られていることを利用して、映像信号Svがテレシネ信号か否かを判定する。第1テレシネ判定器5は、5フィールド遅延器13、AND回路14、およびラッチ15を含む。5フィールド遅延器13は、第1テレシネ判定器5に入力された第1統計信号Ss1を5フィールド遅延させて、前述のタイミング信号Ss1dを生成する。タイミング信号Ss1dは、第1テレシネ判定器5のタイミング出力信号として第2テレシネ判定器9に出力される。

【0079】AND回路14は、5フィールド遅延器13から出力されるタイミング信号Ss1dと、第1統計信号Ss1とのAND演算を行い演算結果Raを出力する。ラッチ15は、5フィールド遅延器13から出力されるタイミング信号Ss1dの出力信号16が1の時には入力信号である演算結果Raをロードし、タイミング信号Ss1dが0の時には演算結果Raをホールドする。

【0080】次に図3を参照して、第2テレシネ判定器9の構成について説明する。なお、第2テレシネ判定器9は、後述するように本発明における主な特徴である、編集等により映像信号Svにおいて2-3ブルダウンの規則が突然に喪失した場合にでも、直ちに非テレシネ映像に対応した映像信号Siを生成処理を行うための信号を生成する。第2テレシネ判定器9は、反転器20、AND回路22、1フィールド遅延器23、OR回路24、および反転器25を含む。

【0081】反転器20は、第1テレシネ判定器5から出力されたタイミング信号Ss1dを反転して反転タイミング信号Ss1drを生成する。

【0082】AND回路22は、反転器から出力される反転タイミング信号Ss1drとOR回路24の出力信号RcのAND演算を行い、演算結果Rbを出力する。

【0083】OR回路24は、シーンチェンジ検出器8から出力されるシーンチェンジ検出信号Sscと、1フィールド遅延器23から出力される1フィールド前のシーンチェンジ状態を表す演算結果RbとのOR演算を行い、演算結果RcをAND回路22に出力する。

【0084】反転器25は、AND回路22から出力される演算結果Rbを反転させて前述の第2テレシネ判定信号St2を出力する。

【0085】次に図4および図5を参照して、上述のテレシネ映像信号検出装置Dtp1の動作について説明する。図4において、A1、A2はAというフィルム映像を2-3ブルダウンによりインターレース信号に変換したテレシネ映像信号を示し、B1、B2、B1はBというフィルム映像を2-3ブルダウンによりインターレース信号に変換したテレシネ映像信号を示す。C、D、E、F、Gについても同様に2-3ブルダウンによりインターレース信号に変換されたテレシネ映像信号である。

【0086】図4において、上から第1段目に連続してテレシネ映像信号Svtを示す。第2段目に、編集によりC1、D2、D1、およびD2の部分欠落した状態となり受信機に送出された場合の欠落テレシネ映像信号Svtdを示す。なお、この欠落テレシネ映像信号Svtdが映像信号Svとして、テレシネ映像信号検出装置Dtp1に入力される。

【0087】第3段目に、1フレーム遅延器2から出力される遅延映像信号Svdを示す。第4段目に、第1統

計処理器4から出力される第1統計信号 $Ss1$ を示す。なお、遅延映像信号 $Svd$ と映像信号 $Sv$ （欠落テレシネ映像信号 $Svtd$ ）に基づいて、動き検出器3および第1統計処理器4は、1フィールド毎に画像が動いているか否かの判断を行う。1フレーム間の映像が動いている場合は、第1統計信号 $Ss1$ は0、同一映像である場合には1を出力する。

【0088】第5段目に、第1テレシネ判定器5の5フィールド遅延器13から出力されるタイミング信号 $Ss1d$ を示す。テレシネ信号は1フレーム遅延信号（遅延映像信号 $Svd$ ）との間では、5フィールド毎に全く同じ信号（同一のフィールドデータ）を得ることができる。それゆえに、テレシネ信号の規則が保たれている場合には、第1統計信号 $Ss1$ とタイミング信号 $Ss1d$ は同じ信号になる筈である。しかしながら、図4の第1段目に示すように、削除されたフィールド（ $C1$ 、 $D2$ 、 $D1$ 、 $D2$ ）があるために第1統計信号 $Ss1$ とタイミング信号 $Ss1d$ は同じタイミングにはならない。このタイミングの違いに基づいて、映像信号 $Sv$ がテレシネ信号でないことを判断している

【0089】第6段目に第1テレシネ判定器5から出力される第1テレシネ判定信号 $St1$ を示す。つまり、第1テレシネ判定器5は、第1統計信号 $Ss1$ と、第1統計信号 $Ss1$ を5フィールド遅延させて生成したタイミング信号 $Ss1d$ のANDをとった結果（ $Ra$ ）をタイミング信号 $Ss1d$ のタイミングでラッチした結果を第1テレシネ判定信号 $St1$ として出力する。

【0090】ただし、図4は、従来のテレシネ映像信号検出装置 $Dtc$ におけるのと同じ動作を示しているだけである。それゆえ、この第1テレシネ判定信号 $St1$ に基づいて、映像信号 $Si$ を出力すると、第7段目に示すように2枚のエラー画面（フィールド $E1$ および $C2$ で構成されるフレームと、フィールドデータ $C2$ および $E1$ で構成されるフレーム）を出力した後に、やっとテレシネ処理を終了する。これは、テレシネ信号を5フィールド毎に判断しているからで、従来のテレシネ映像信号検出装置 $Dtc$ における課題である。本発明においては、以下に示すように、さらに別の判断部を設けることによって、このようなエラー画面の出力を回避している。

【0091】次に、図5に、映像信号 $Sv$ （欠落テレシネ映像信号 $Svtd$ ）、第2統計信号 $Ss2$ 、遅延第2統計信号 $Ss2d$ 、シーンチェンジ検出信号 $Ssc$ 、反転タイミング信号 $Ss1dr$ 、演算結果 $Rb$ 、第2テレシネ判定信号 $St2$ 、第1テレシネ判定信号 $St1$ 、演算結果 $R$ 、および映像信号 $Si$ を対比して示す。

【0092】第2統計処理器6は、映像信号 $Sv$ （欠落テレシネ映像信号 $Svtd$ ）を入力として1フィールド間の各輝度レベルの度数を演算しヒストグラムを出力する（第2統計信号 $Ss2$ ）。また、1フィールド遅延器

7は、第2統計信号 $Ss2$ を1フィールド遅延させて、遅延第2統計信号 $Ss2d$ を出力する。

【0093】シーンチェンジ検出器8は、1フィールド間でのヒストグラムの出力結果（の差（第2統計信号 $Ss2$  - 遅延第2統計信号 $Ss2d$ ）が予め定められた閾値 $Cx$ よりも大きい場合には1、それ以外場合は0をシーンチェンジ検出信号 $Ssc$ として出力する。

【0094】第2テレシネ判定器9は、シーンチェンジ検出器8から出力されるシーンチェンジ検出信号 $Ssc$ を、反転回路20から出力される反転タイミング信号 $Ss1dr$ が0の時に0にリセットし、反転タイミング信号 $Ss1dr$ が1の期間でシーンチェンジ検出信号 $Ssc$ が1になった場合は次にリセットがかかるまで1のデータを保持する（演算結果 $Rb$ ）。反転器25は演算結果 $Rb$ を反転させて第2テレシネ判定信号 $St2$ を生成する。

【0095】第2テレシネ判定信号 $St2$ は、2-3ブルダウン方式で送られてくる5フィールドで1組の信号（テレシネ映像単位 $Tu$ ）に関して、2番目と4番目の信号を見ると、それぞれ1つ前（すなわち、1番目と3番目）の信号と相関性が高い（つまり同源フィールドデータである）。第2テレシネ判定信号 $St2$ は、このことを利用して、1番目と2番目のフィールドデータ若しくは3番目と4番目のフィールドデータの相関性が無くなっているかを示す。すなわち、本発明においては、従来のテレシネ映像信号検出装置 $Dtc$ における5フィールド毎の検出に加えて、5フィールド中の2番目および4番目で検出を行うことで、エラー発生を防止するものである。

【0096】第2テレシネ判定信号 $St2$ と第1テレシネ判定信号 $St1$ とをAND回路10でANDをとった結果が演算結果 $R$ となり、この結果をテレシネ変換の判定信号（出力フラグ $F$ に相当）として出力する。これによりテレシネ映像信号 $Svt$ の1部分が欠落した場合（映像信号 $Sv$ ）に、その部分を検出し、連続的にテレシネ変換されているか否かを判定することが可能となる。

【0097】図5の第10段目に、演算結果 $R$ に基づく映像信号 $Si$ のフレーム構成を示す。2-3ブルダウン処理された映像信号 $Sv$ のテレシネ映像単位 $Tu$ における2番目と4番目で、テレシネ信号の有無を判断するので、テレシネ規則が破られていれば、その時点で検出できる。同図において、第2テレシネ判定信号 $St2$ の立ち上がりエッジにおいてシーンチェンジ検出信号 $Ssc$ が立ち上がり、映像信号 $Si$ がテレシネ映像 $Vt$ から非テレシネ映像 $Vnt$ にシーンチェンジしていることが検出できている。結果、テレシネ映像 $Vt$ 直後の非テレシネ映像 $Vnt$ においても、映像信号 $Si$ はフィールドデータ $C2$ とその遅延フィールドデータ $C2'$ から構成されて、エラー画面の発生を防止している。

【0098】次に、図6に示すフローチャートを参照して、テレシネ映像信号検出装置Dtp1の動作についてさらに詳しく説明する。なお、同フローチャートは、既に詳述した図15に示したフローチャートにステップS2、S4、S6、およびS8が追加されてる点を除けば、図15に示したフローチャートと同一である。すなわち、この部分が図1に示した第2統計処理器6、1フィールド遅延器7、シーンチェンジ検出器8、および第2テレシネ判定器9を中心とする構成要素の働き該当する。ゆえに、これら新たに追加されたステップS2、S4、S6、およびS8に関してのみ説明する。

【0099】先ずステップS2は、ステップS202とステップS218の間に挿入されて、Mode\_fが2または4であるか否かが判断される。No、つまりテレシネ画像でないと見なせる場合は、処理は従来のテレシネ映像信号検出装置Dtcと同様にステップS218に進む。一方、Yesの場合はテレシネ画像である可能性があるため、処理はステップS4に進む。

【0100】ステップS4において、第2統計処理器6は映像信号Svの輝度分布をとり第2統計信号Ss2を出力する。なお、ステップS4に8段階に輝度分布をとる例が示されているが、必要に応じて8段階以外の任意の段数で輝度分布をとっても良いことは言うまでもない。そして、処理は次のステップS6に進む。

【0101】ステップS6において、シーンチェンジ検出器8は第2統計信号Ss2と遅延第2統計信号Ssdの差分をとる。そして、処理は次のステップS8に進む。

【0102】ステップS8において、シーンチェンジ検出器8はステップS6で求めた差分Syxが閾値Cxより小さいか否かが判断される。Yesの場合は、5フィールドを1組とするテレシネ映像単位Tuにおいて、2番目および4番目のフィールドデータは相関性が高いと判断され、テレシネ映像Vtに関する信号処理を継続する。そして、処理はステップS218に進んでMode\_fの値が1だけインクリメントされて1または5になり、テレシネ画像に対する処理がなされる。

【0103】一方、ステップS8においてNoの場合は、5フィールドで1組のテレシネ映像単位Tuにおいて、1番目と2番目および3番目と4番目のそれぞれのフィールドデータは相関性が高いという1フレーム遅延器2-動き検出器3ブルダウン方式による信号の規則が成立していないので、テレシネ映像ではないと判断される。そして、処理はステップS206に進みテレシネ映像単位カウンタCounterが0にセットされる。

【0104】次に、図7を参照して、図6に示したフローチャートに基づいて、テレシネ映像信号検出装置Dtp1の制御サイクル毎の動作について詳しく説明する。なお、図7は、従来のテレシネ映像信号検出装置Dtcにおける問題点を説明するために参照した図17にて示

すのと同様に、映像信号Svは、フィールド期間毎に、フィールドデータE2、F1、F2、F1、G2、G1、H2、I1、J2、K1、およびL2の順番で入力される。

【0105】この場合、映像信号Svは、制御サイクルCc61~Cc67はテレシネ映像Vtであり、制御サイクルCc68~Cc71の間はテレシネ映像Vtである。つまり、制御サイクルCc68においては、1つ前のフィールドデータH1の同源フィールドデータH2ではなく、異なる画像のフィールドデータI1が入力されている。なお、同図において、Sc1、Sc2、およびSc3は、映像信号Svにおいて、シーンチェンジが行われていることを示している。

【0106】本例においても、制御サイクルCc60~Cc64は完全なテレシネ映像単位Tuxであるので、「連続する2つのテレシネ映像単位Tu内で、現在のフィールドデータが2つ前（2制御サイクル前）のフィールドデータと同一であると2回判定された時点で、映像信号Svはテレシネ映像である」の条件が満たされる。それゆえ、制御サイクルCc65において、テレシネ映像単位Tuxに続くテレシネ映像単位Tux+1が開始しているものと見なし、連続する制御サイクルCc65、Cc66、およびCc67において、上述の制御サイクルCc16~Cc18と同様に、IP\_mode=Film、Mode\_fとして1、2、および3が、出力フラグF=1とともに出力される。

【0107】一方、制御サイクルCc68においては、上述の第2テレシネ判定器9およびその出力である第2テレシネ判定信号St2により、制御サイクルCc67におけるテレシネ映像VtであるフィールドデータH2から、非テレシネ映像VntであるフィールドデータI1に切り替わっていることが検出されている。それゆえ、ステップS202、S2、S4、S6、S8、およびS206を経て、ステップS208でIP\_mode=IPが出力される。さらに、ステップS210においてMode\_f=0が出力され、ステップS222を経てステップS224において出力フラグF=0が出力される。

【0108】そして、出力フラグF=0であるので、制御サイクルCc69においては、従来のテレシネ映像信号検出装置Dtcのように誤って映像信号SiをテレシネフィールドデータH2と異なる画像フィールドデータI1で構成せずに、フィールドデータI1とその遅延フィールドデータI1'で正しく構成される。なお、制御サイクルCc70およびCc71においては、上述の制御サイクルCc21およびCc22におけると同様に、IP\_mode=IP、Mode\_f=0、そして出力フラグF=0が出力されて、映像信号Siが正しく構成される。

【0109】上述の如く、本実施形態においては、2-

3ブルダウン方式でインターレース信号に変換されたテレシネ信号において、少なくとも1フィールド以上離れた映像信号間で画像が動いているか否かを検出する動き検出器と、動き検出器の結果を1フィールド間累積加算する第1統計処理器と、第1統計処理器の結果からそのフィールドがテレシネ変換された映像であるか否かを判定する第1テレシネ判定器と、入力信号について1フィールド間ヒストグラム演算を行うことで、その映像の統計情報を検出する第2統計処理器と、第2統計処理器の出力を少なくとも1フィールド遅延させる1フィールド遅延器と、第2統計処理器の出力と前記1フィールド遅延器の出力信号から予め定められた閾値を用いてシーンチェンジを検出するシーンチェンジ検出器と、シーンチェンジ検出器の結果と前記第1テレシネ判定器の結果からそのフィールドが連続的にテレシネ変換された映像であるか否かを判定する第2テレシネ判定器と、前記2つのテレシネ判定器のANDをとるAND回路により連続的にテレシネ変換された映像であると判別することの特徴とする。結果、編集などによりテレシネ信号の1部分が欠落した場合にその部分を検出し、連続的にテレシネ変換されているか否かを判定することができる。

【0110】(第2の実施の形態)以下に、本発明の第2の実施形態にかかるテレシネ映像信号検出装置について、図8および図9を参照して説明する。図8に示すように、本例にかかるテレシネ映像信号検出装置Dtp2は、図1に示したテレシネ映像信号検出装置Dtp1のシーンチェンジ検出器8がシーンチェンジ検出器68に交換されている点を除いては、テレシネ映像信号検出装置Dtp1と同じ構成であるので、シーンチェンジ検出器68に関してのみ説明する。

【0111】シーンチェンジ検出器8が1つの閾値Cxの入力を受けるのに対して、シーンチェンジ検出器68は複数の閾値Cx1、Cx2、・・・Cx<sub>n</sub>(<sub>n</sub>は任意の正数)の入力を受けるように構成されている。なお、図8においては、簡便化のために2つの閾値Cx1およびCx2が入力される例が表示されている。図8において、第2統計処理器6の出力(第2統計信号Ss2)と1フィールド遅延器7の出力(遅延第2統計信号Ss2d)が同一フレームから構成される映像(A1、A2など)である場合とそうでない映像(A2、B1など)について、それぞれの予め定められた閾値で適応的にシーンチェンジを検出する。これにより、閾値を1つだけでシーンチェンジ検出を行う場合に比べてより高精度にシーンチェンジを検出することが可能となる。

【0112】図9に示すフローチャートを参照して、テレシネ映像信号検出装置Dtp2の動作について説明する。同フローチャートは、図6に示したフローチャートにおいて、ステップS4、S6、およびS8がそれぞれステップS14、S16、およびS18に置き換えられている点を除いては、既に説明した図6に示したフロー

チャートと同じ構成であるので、これら新しいステップS14、S16、およびS18に関してのみ説明する。ステップS2において、Yesと判断された場合にのみステップS14、S16、およびS18の処理が実行される。

【0113】ステップS14においては、最大輝度、最小輝度、および平均輝度が求められる。ステップS16においては、ステップS14で求められた最大輝度、最小輝度、および平均輝度に基づいて、1フィールド前の輝度分布との差分が求められる。

【0114】ステップS18においては、ステップS16で求められた最大差分値SY\_MAX、最小差分値SY\_MIN、および平均差分値SY\_AVがそれぞれ異なる閾値Cx1、Cx2、およびCx3より小さいか否かが判断される。Yesの場合は、映像信号Svはテレシネ映像Vtであると見なされて、処理はステップS218に進む。一方、Noの場合は、映像信号Svは非テレシネ映像Vntであると見なして、処理はステップS206に進む。

【0115】上述の如く、本実施形態においては、さらに、シーンチェンジ検出器は第2統計処理器の出力と第2の前記1フィールド遅延器の出力信号から複数の閾値により適応的にシーンチェンジを検出することの特徴とする。

【0116】(第3の実施の形態)以下に、図10を参照して、本発明の第3の実施形態にかかるテレシネ映像信号検出装置について説明する。本例にかかるテレシネ映像信号検出装置Dtp3は、図8に示したテレシネ映像信号検出装置Dtp2において、シーンチェンジ検出器68がシーンチェンジ検出器78と置き換えられている点を除いては、テレシネ映像信号検出装置Dtp2と同じ構成であるので、シーンチェンジ検出器78に関して説明する。

【0117】図10において、シーンチェンジ検出器78は複数のシーンチェンジ検出器8、あるいは複数のシーンチェンジ検出器68で構成され、各シーンチェンジ検出器の出力信号のORをとるOR回路78aで構成されている。各シーンチェンジ検出器8(68)へ入力される信号は第2統計処理器6から出力されるが、1フィールド間の輝度信号の平均値、最大値、あるいは累積値などを用い、それぞれを1フィールド遅延した信号を用いてシーンチェンジを検出する。

【0118】これにより、ヒストグラムを用いない場合でも平均値などを使用してシーンチェンジを検出することが可能となる。また、それぞれのORをとることにより平均値のみの検出と比べてより高精度にシーンチェンジを検出することが可能となる。

【0119】上述の如く、本実施形態にかかるテレシネ映像信号検出装置は、さらに第2統計処理器から複数の出力を行い、それぞれの出力を複数のシーンチェンジ検

出器へ入力し、それぞれのシーンチェンジ検出器の出力のORをとることによりシーンチェンジを検出することを特徴とする。

【0120】(第4の実施の形態)以下に、図11を参照して、本発明の第4の実施形態にかかるテレシネ映像信号検出装置について説明する。本例にかかるテレシネ映像信号検出装置Dtp4は、図1に示したテレシネ映像信号検出装置Dtp1におけるAND回路10がセレクトタ810に置き換えられている以外は、テレシネ映像信号検出装置Dtp1と同じ構成であるので、セレクトタ810に関してのみ説明する。

【0121】セレクトタ810は、第1テレシネ判定器5から出力される第1テレシネ判定信号St1と、第2テレシネ判定器9から出力される第2テレシネ判定信号St2を、第1テレシネ判定器5から出力されるタイミング信号Ss1dのタイミングで切り替える。第1テレシネ判定器5は、タイミング信号Ss1dが1である時にデータをロードし、0の時にはホールドする。第2テレシネ判定器9はタイミング信号出力16の出力が1である時にはリセットされ、それ以外ではシーンチェンジ検出の演算を行う。

【0122】そこで、タイミング信号Ss1dが1である時には第1テレシネ判定器5から出力される第1テレシネ判定信号St1を選ぶ。そして、タイミング信号Ss1dが0である時には、第2テレシネ判定器9から出力される第2テレシネ判定信号St2を選ぶことで、タイミング信号Ss1dが0である場合には第1テレシネ判定器5中のAND回路5とラッチ15による演算を行わない。タイミング信号Ss1dが1である場合には、シーンチェンジ検出器8と第2テレシネ判定器9による演算を行わずに、インストラクション数を削減できる。

【0123】本実施形態にかかるテレシネ映像信号検出装置は、さらに、第1テレシネ判定器の出力によって2つの判定回路の出力を切り替えるスイッチ回路を備えることで連続的にテレシネ変換された映像を判別することを特徴とする。

【0124】(第5の実施の形態)以下に、図12を参照して、本発明の第5の実施形態にかかるテレシネ映像信号検出装置について説明する。本例にかかるテレシネ映像信号検出装置Dtp5は、図11に示すテレシネ映像信号検出装置Dtp4において、1フィールド遅延器7とシーンチェンジ検出器8の間に2フィールド遅延器903を新たに設け、さらに第1統計処理器4を第3統計処理器904に置き換えるとともにその両側にセレクトタ901および902を新たに設けた点を除いて、テレシネ映像信号検出装置Dtp4と同じ構成であるので、相違点についてのみ説明する。

【0125】セレクトタ901は動き検出器3から出力される動き検出信号Smと、映像信号Svを第1テレシネ

判定器5から出力されるタイミング信号Ss1dのタイミングで切り替える。第3統計処理器904は、セレクトタ901より入力される信号に対して1フィールド間で統計処理を行う。セレクトタ902は第3統計処理器904からの出力信号をタイミング信号Ss1dによって第1テレシネ判定器5へ送出するか、1フィールド遅延器7とシーンチェンジ検出器8へ送出するかを選択する。

【0126】2フィールド遅延器903は、1フィールド遅延7から出力される遅延第2統計信号Ss2dをさらに2フィールド遅延させて、遅延第3統計信号Ss2d'を生成する。セレクトタ901は第1テレシネ判定器5のタイミング信号Ss1dが1である時に動き検出器3から出力される動き検出信号Smを選び、タイミング信号Ss1dが0である時に映像信号Svを選ぶ。

【0127】第3統計処理器904はセレクトタ901の入力を1フィールド間統計処理し、累積演算、ヒストグラム演算、平均値演算などを行う。セレクトタ902は第3統計処理器904からの出力を第1テレシネ判定器5のタイミング信号Ss1d6が1である時に第1テレシネ判定器5に信号を送出し、タイミング信号Ss1dが0である時に1フィールド遅延器7とシーンチェンジ検出器8に信号を送出する。

【0128】このとき、図4に示したフィールドデータC2、E1、E2、F1の期間で第2統計処理器6の処理を行うが、フィールドデータC2が入力された場合に1フィールド前のフィールドデータB1の信号は統計処理回路4によって処理されているので、この場合にはさらに2フィールド後のフィールドデータB1の信号を用いてシーンチェンジ検出を行う。これにより、動き検出器の出力信号を統計処理していた統計処理回路と、入力信号を統計処理していた統計処理回路を共用化することができ、回路規模を大幅に削減すること可能となる。

【0129】本実施形態にかかるテレシネ映像信号検出装置は、さらに、第1テレシネ判定器の結果を用いて統計処理器における入力信号を動き検出器の結果と入力信号とをフィールド単位で切り替えるスイッチ回路を備える。該スイッチ回路で統計処理器への入力を切り替えながら統計処理を行うことで、1つの統計処理器で動き検出器の結果を1フィールド間累積した結果と入力信号の1フィールド間の統計処理結果を出力する。シーケンス検出回路の出力に応じて統計処理回路の結果を判定回路に入力するかシーンチェンジ検出器に入力するかを切り替えるスイッチ回路を備えたことを特徴とする。

【0130】以上のように本発明によれば、編集などによりテレシネ信号が不連続な状態となって受像機に送られた場合でも、フィールド毎にシーンチェンジであるか否かの判断を行うことにより編集の切れ目を判別し、テレシネ信号の誤検出を低減できる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態にかかるテレシネ映

像信号検出装置の構成を示すブロック図である。

【図2】図1の第1テレシネ判定器の構成を示すブロック図である。

【図3】図1の第2テレシネ判定器の構成を示すブロック図である。

【図4】図1に示した第1テレシネ判定器の動作の説明図である。

【図5】図1に示したテレシネ映像信号検出装置の動作の説明図である。

【図6】図1に示したテレシネ映像信号検出装置の動作を示すフローチャートである。

【図7】図1に示したテレシネ映像信号検出装置の動作の説明図である。

【図8】本発明の第2の実施の形態にかかるテレシネ映像信号検出装置の構成を示すブロック図である。

【図9】図8に示したテレシネ映像信号検出装置の動作を示すフローチャートである。

【図10】本発明の第3の実施の形態にかかるテレシネ映像信号検出装置の構成を示すブロック図である。

【図11】本発明の第4の実施の形態にかかるテレシネ映像信号検出装置の構成を示すブロック図である。

【図12】本発明の第5の実施の形態にかかるテレシネ映像信号検出装置の構成を示すブロック図である。

【図13】従来のテレシネ映像信号検出装置の構成を示すブロック図である。

【図14】図13に示したテレシネ映像信号検出装置の判定回路の動作の説明図である。

【図15】図13に示したテレシネ映像信号検出装置の判定回路の動作を示すフローチャートである。

【図16】図13に示したテレシネ映像信号検出装置の判定回路におけるパラメータの遷移状態を示す図である \*

＊る。

【図17】図13に示したテレシネ映像信号検出装置の判定回路の動作における問題の説明図である。

【符号の説明】

Dtc、Dtp1～Dtp5 テレシネ映像信号検出装置

Sv 映像信号

2 1フレーム遅延器

3 動き検出器

4 第1統計処理器

5 第1テレシネ判定器

6 第2統計処理器

7 1フィールド遅延器

8、68、78 シーンチェンジ検出器

9 第2テレシネ判定器

10、22 AND回路

13 5フィールド遅延器

14 AND回路、

15 ラッチ

20、25 反転器

24、78a OR回路

100 前置フィルタ、

120 1フレーム遅延回路

140 動きベクトル検出回路

160 比較検出回路

180 多数決回路

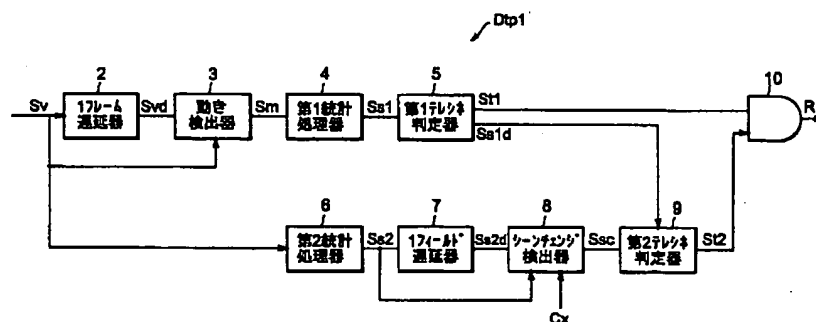
200 5フィールド遅延回路

220 判定回路

810、901、902 セレクタ

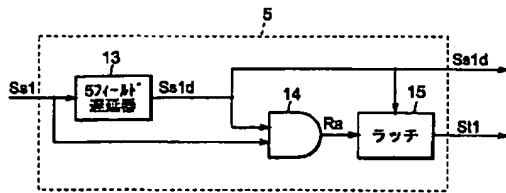
904 第3統計処理器

【図1】

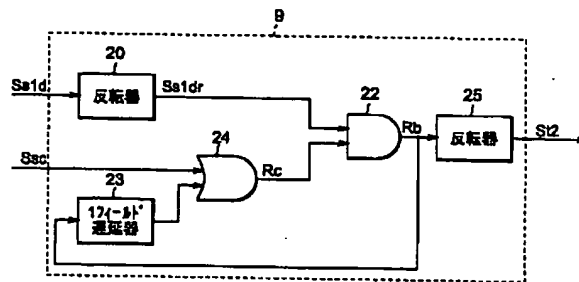




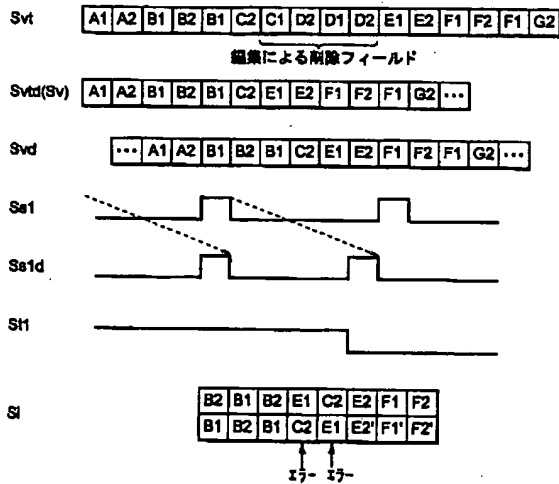
【図2】



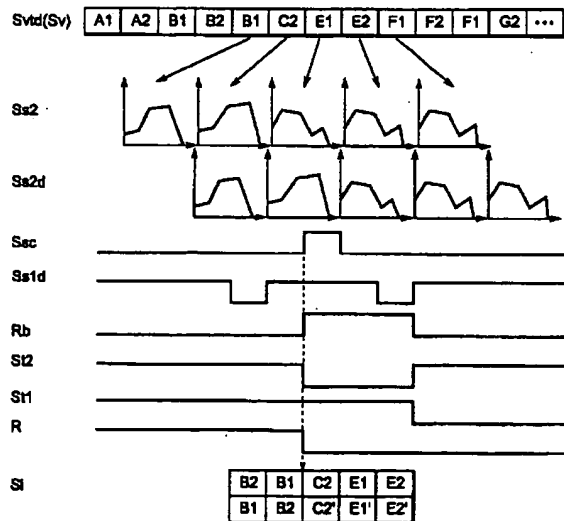
【図3】



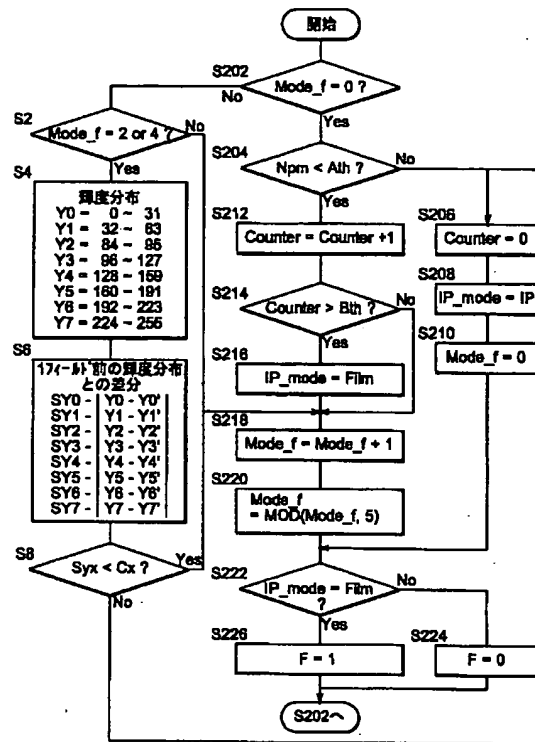
【図4】



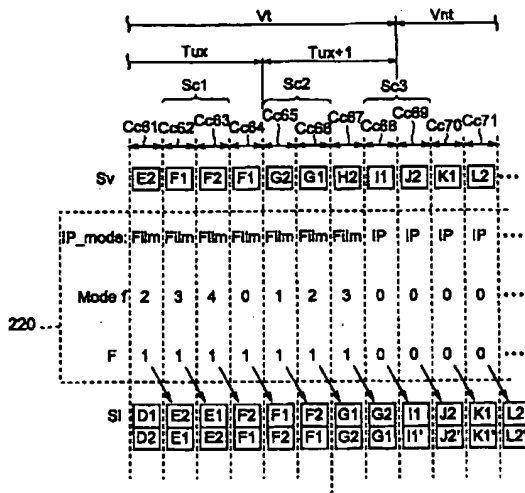
【図5】



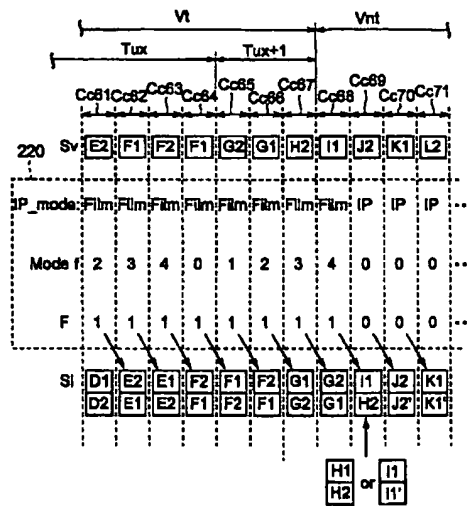
【図6】



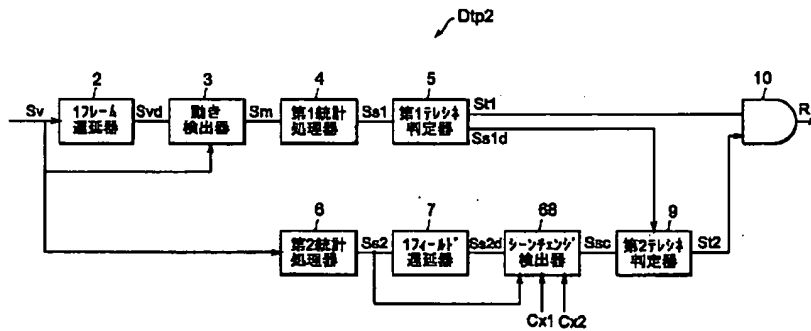
【図7】



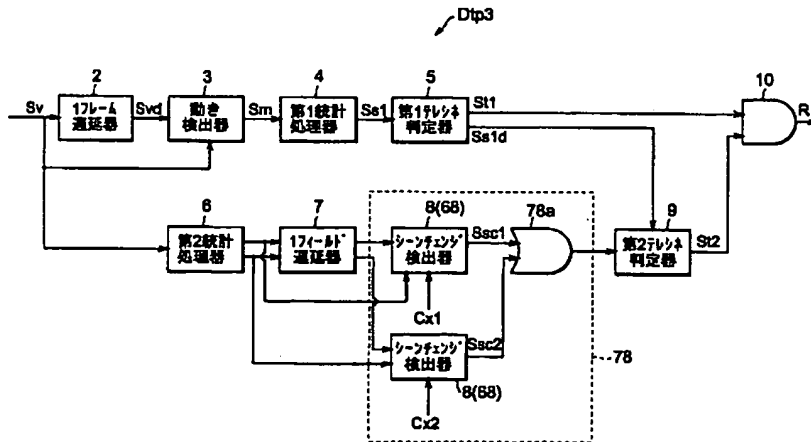
【図17】



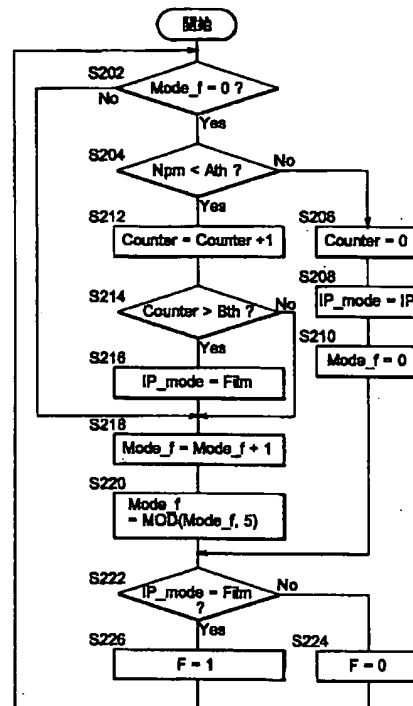
【図8】



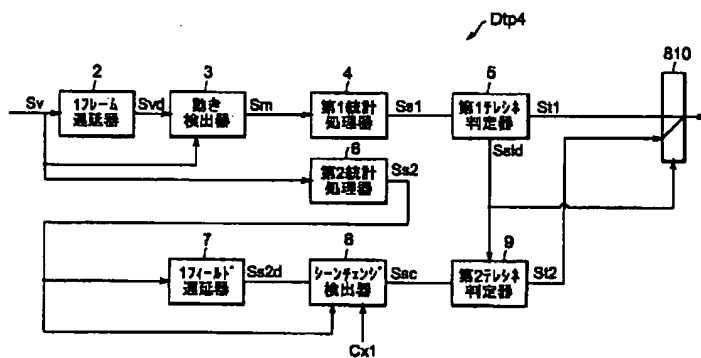
【図10】



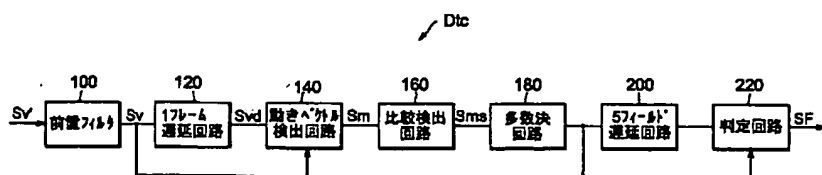
【圖 15】



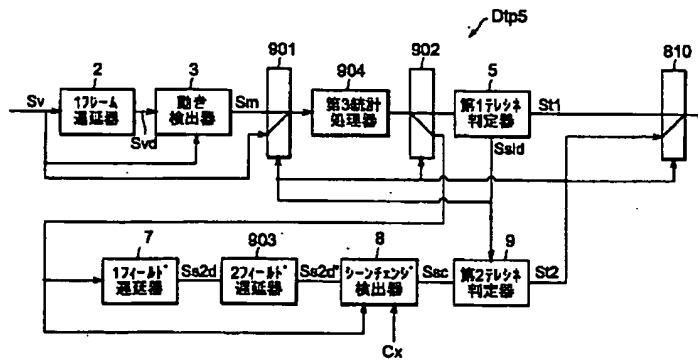
【圖 1 1】



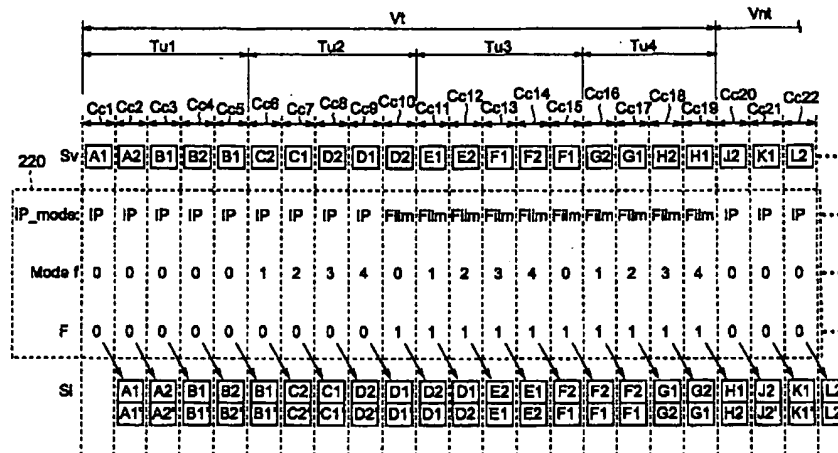
【圖 13】



【圖 12】



【圖 14】



【図16】

	Mode_f	71-81 比較	動き判定	Counter	Counter	IP_Mode	Mode_f	F
	-07 S202	(S204)	S204	S206 S212	>Bin? S214	S208 S216	S210 S220	S224
Cc1 A1	Yes		No	0	→	IP	0	0
Cc2 A2	Yes		No	0	→	IP	0	0
Cc3 B1	Yes	A1-B1	No	0	→	IP	0	0
Cc4 B2	Yes	A2-B2	No	0	→	IP	0	0
Cc5 B1	Yes	B1-B1	Yes	1	No		1	0
Cc6 C2	No						2	0
Cc7 C1	No						3	0
Cc8 D2	No						4	0
Cc9 D1	No						0	0
Cc10 D2	Yes	D2-D2	Yes	2	Yes	Film	1	1
Cc11 E1	No						2	1
Cc12 E2	No						3	1
Cc13 F1	No						4	1
Cc14 F2	No						0	1
Cc15 F1	Yes	F1-F1	Yes	3	Yes	Film	1	1
Cc16 G2	No						2	1
Cc17 G1	No						3	1
Cc18 H2	No						4	1
Cc19 H1	No						0	1
Cc20 J2	Yes	H2-J2	No	0	→	IP	0	0
Cc21 K1	Yes	H1-K1	No	0	→	IP	0	0
Cc22 L2	Yes	J2-L2	No	0	→	IP	0	0